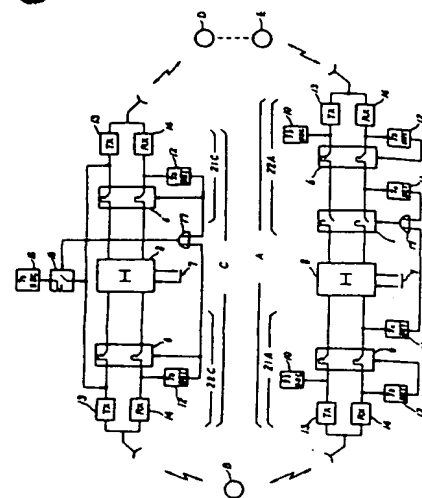


(54) LOOP MONITOR SYSTEM

(11) 58-77346 (A) (43) 10.5.1983 (19) JP
 (21) Appl. No. 56-176118 (22) 2.11.1981
 (71) NIPPON DENKI K.K. (72) OSAMU UCHIYAMA
 (51) Int. CP. H04B17/00, H04B7/00, H04L11/00

PURPOSE: To reduce the cost of the entire system by performing the loop and section monitor with one wave.

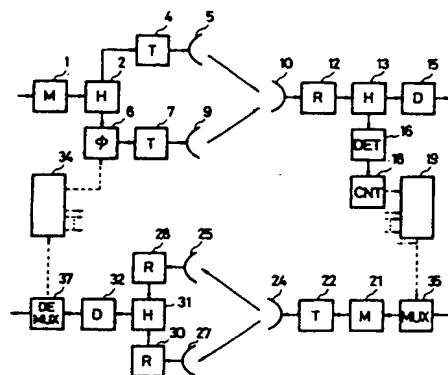
CONSTITUTION: A monitoring master station A is provided with a transmitter 10 using a signal f_3 , modulating a section monitor signal f_3 with a loop monitor signal f_4 , and the f_3 is transmitted to a loop transmission line bidirectionally. Slave stations B~E detect 12 the presence/absence of the section monitor signal f_3 in the signal f_3 bidirectionally inputted from the loop transmission line. When the signal f_3 is present, the signal f_3 is bidirectionally transmitted. One detector 12 of the slave stations B~E detects the absence of the signal f_3 , it is discriminated as a failure of the section, a contact 6 for the failed side is opened and a contact 16 is closed at the same time, and the section monitor signal f_3 only from an oscillator 15 is transmitted to an opposite transmission line. A detector 12 of the master station A monitors the circulated signal f_3 or the signal f_3 from an adjacent station for the monitor of section, and a detector 11 performs loop monitor with the signal f_4 . If the loop is opened, a contact 1 is closed and a base band signal is bidirectionally transmitted.

**(54) TRANSMISSION SPACE DIVERSITY CONTROLLING SYSTEM**

(11) 58-77348 (A) (43) 10.5.1983 (19) JP
 (21) Appl. No. 56-176673 (22) 2.11.1981
 (71) NIPPON DENKI K.K. (72) HIROSHI SEGUCHI
 (51) Int. CP. H04L1/06

PURPOSE: To simply and economically transmit control signals, by transmitting a transmission diversity control signal through the use of a vacant bit in a main signal transmission frame of a digital radio transmission system.

CONSTITUTION: An output of a modulator 1 is divided into two at a 2-branching circuit; one is transmitted from a transmission antenna 5 via a transmitter 4 and the other is transmitted from a transmission antenna 9 via a transmitter 7 after phase control at an infinite phase shifter 6. After those signals are amplified at a receiver 12, they are divided into two at a 2-branching circuit 13; one is applied to a demodulator 15 and the other is applied to a phase difference or amplitude distortion detecting circuit 16, and an SD control signal for the phase shifter 6 is generated at an SD (space diversity) control circuit 18. This SD control signal is applied to a time division multiple write circuit 35 via a line controller and written in a specified vacant bit located in the main signal transmission frame. The SD signal transmitted via a modulator 21, a transmitter 22, and a transmission antenna 24 is read out at a time division multiple readout circuit 37 and applied to the phase shifter 6.



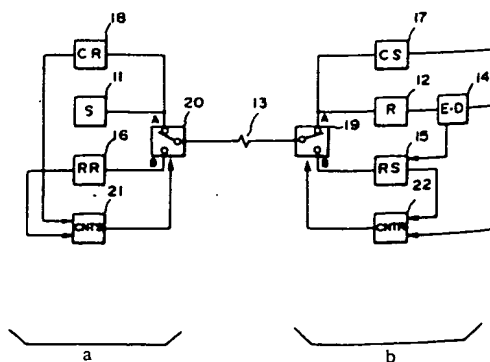
19.34: circuit controller

(54) CODE ERROR RETRANSMITTING SYSTEM

(11) 58-77349 (A) (43) 10.5.1983 (19) JP
 (21) Appl. No. 56-175735 (22) 4.11.1981
 (71) OKI DENKI KOGYO K.K. (72) NOBUYOSHI KIMURA
 (51) Int. CP. H04L1/16//H04L5/16

PURPOSE: To retransmit code error without decreasing the speed of code transmission of a transmission line, by switching the response line only if the code error takes place, through the transmission of a switching signal from the reception to the transmission side.

CONSTITUTION: If an error takes place during the transmission of code, a code error detector 14 is operated at the reception side, which drives a switching signal transmitter 17 and transmits the switching signal to the transmission side on one hand, and drives a reception switching device control section 22 and switches a reception side line switching device 19 from A to B on the other hand. At the reception side, when a switching signal receiver 18 receives the switching signal, a transmission switching device control section 21 is driven to switch a transmission line switching device from A to B for the preparation of the reception of a response signal. At the reception side, a response signal transmitter 15 transmits the response signal to the transmission side for a prescribed time through the detection of code error for the information of details of the error. When the transmission of the response signal is completed, the device 19 is switched from B to A through the control of the section 22 to wait for the retransmission from the transmission side.



a: transmission side, b: reception side

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 58-077348

(43)Date of publication of application : 10.05.1983

(51)Int.Cl.

H04L 1/06

(21)Application number : 56-176673

(71)Applicant : NEC CORP

(22)Date of filing : 02.11.1981

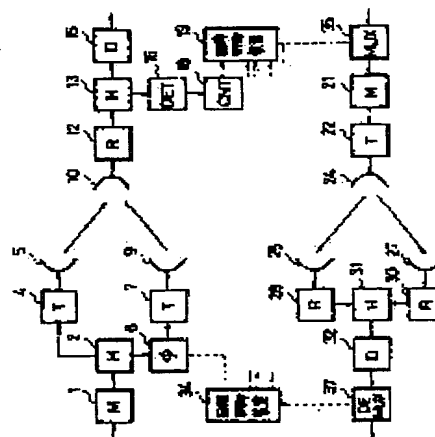
(72)Inventor : SEGUCHI HIROSHI

(54) TRANSMISSION SPACE DIVERSITY CONTROLLING SYSTEM

(57)Abstract:

PURPOSE: To simply and economically transmit control signals, by transmitting a transmission diversity control signal through the use of a vacant bit in a main signal transmission frame of a digital radio transmission system.

CONSTITUTION: An output of a modulator 1 is divided into two at a 2-branching circuit; one is transmitted from a transmission antenna 5 via a transmitter 4 and the other is transmitted from a transmission antenna 9 via a transmitter 7 after phase control at an infinite phase shifter 6. After those signals are amplified at a receiver 12, they are divided into two at a 2-branching circuit 13; one is applied to a demodulator 15 and the other is applied to a phase difference or amplitude distortion detecting circuit 16, and an SD control signal for the phase shifter 6 is generated at an SD (space diversity) control circuit 18. This SD control signal is applied to a time division multiple write circuit 35 via a line controller and written in a specified vacant bit located in the main signal transmission frame. The SD signal transmitted via a modulator 21, a transmitter 22, and a transmission antenna 24 is read out at a time division multiple readout circuit 37 and applied to the phase shifter 6.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A)

昭58-77348

⑫ Int. Cl.³

H 04 L 1/06

鑑別記号

庁内整理番号

7251-5K

⑬ 公開 昭和58年(1983)5月10日

発明の数 1

審査請求 未請求

(全 3 頁)

⑭ 送信スペースダイバーシティ制御方式

東京都港区芝五丁目33番1号日

本電気株式会社内

⑮ 特 願 昭56-176673

⑯ 出 願 人

日本電気株式会社

⑰ 出 願 昭56(1981)11月2日

東京都港区芝5丁目33番1号

⑱ 発 明 者 瀬口宏

⑲ 代 理 人

弁理士 井出直孝

明 細 書

1 発明の名称

送信スペースダイバーシティ制御方式

2 特許請求の範囲

(1) 受信端局で得られた位相制御信号を送信端局へ転送し送信端局の多相波を制御するように構成されたデジタル無線伝送方式の送信スペースダイバーシティ制御方式において、上記デジタル無線伝送方式の主信号伝送フレームにあらかじめ小さい空ビットを配置し、この空ビットに送信ダイバーシティ制御信号を時分割多重して伝送することを特徴とする送信スペースダイバーシティ制御方式。

3 発明の詳細な説明

本発明は、デジタル無線伝送方式に用いられる送信スペースダイバーシティ制御方式に関するものである。

一般に、14 QAM (quadrature amplitude mod-

ulation) 伝送方式のような高品質で高容量なデジタルマイクro 伝送用の制御伝送としては、時分割多重デジタル方式または FM (frequency modulation) や FSK (frequency shift keying) 等のアナログ複合変調方式あるいは両者の併用方式等の制御伝送が広く知られている。これらの伝送方式では、大容量で高容量を要する場局間の電報および制御信号は、主デジタル信号に時分割で多重化するデジタル制御伝送で伝送し、小容量かつ低速でよい各局間の電報および制御信号は、アナログ複合変調制御伝送で伝送する技術が知られている。

一方、限定された立地条件のもとでは、スペースダイバーシティ (以下「SD」という。) 方式をとろうとすると、受信SD方式を設けることができず、送信SD方式をとらなければならないことがある。この送信SD方式では、受信端局で得られる位相制御信号を相手側の送信端局へ転送する必要がある、上述のような制御伝送では処理できない。

本発明はこれを改良するもので、従来の局間デジタル制御回路、あるいは局間のアナログ複合変調回路を用いて、送信ＲＤ方式の制御信号が伝送できない場合に、この制御信号を簡便にかつ経済的に受信局から送信局に伝送する方法を提供することを目的とする。

本発明はデジタル無線伝送方式の送信信号伝送フレームに、あらかじめ小さい空ビットを配置しておき、この空ビットに送信ダイバーシティ制御信号を時分割多重して伝送することを特徴とする。

このことを図面によりさらに詳しく説明する。

第１図は、従来のＲＭ複合変調を用いた送信ＲＤ方式の制御回路の構成図である。

まず、上り回路について説明すると、変調器１の出力信号は２分岐回路２で２分され、一方は送信機４を介して送信アンテナ５から送出される。また他方は無線多相器６により位相制御された後に、送信機７を介して送信アンテナ９から送出される。これらのＲＤ制御信号は受信アンテナ１０により受信されて受信機１２で所定レベルまで増幅さ

れ、復調器１４により各並設回路のＲＤ制御信号として分離し取出して無線多相器６の位相を制御するのである。

この従来の複合変調方式は簡便な方法で経済性は優れているが、複合変調による主デジタル信号の劣化を無視することができず、この信号の劣化を許容値以下に抑えるために伝送容量が制限されて、マルチパスフェーディングを克服するために必要な十分な伝送速度を得ることができない。またこれを解決するために複合変調を行わず独立した制御回路を設けることは経済性に欠点があつた。

一般に無線区間では、送信機から受渡されたデータ信号を直交変換してデータ列の間に等間隔でフレームパルス、スタートパルス、バリテイタエックパルス、デジタル制御信号パルス等を挿入して伝送し、その制御を行うが、この無線区間デジタル信号のフレーム構成を作成する場合には、１秒程度の空ビットが生ずる場合や、あるいは機器構成や価格に影響なく空ビットを故意に配置する場合もある。

特開昭58- 77348 (2)

れた後、２分岐回路１３により２分され、一方は復調器１５により上り回路復調信号として出力される。また他方は位相差または振幅差検出回路１６の入力となる。この検出回路１６はＲＤ制御信号の位相差または振幅差を検出し、ＲＤ制御回路１８により前記無線多相器６の制御方向を決定してこの制御信号をＲＤ制御回路１８から送出する。

次に下り回路も同様に変調器２１の出力信号は送信機２２を介して送信アンテナ２４から送出される。この出力信号は２つの受信アンテナ２５および２７によりＲＤ受信され、それぞれ受信機２８および３０により所定レベルまで増幅され、さらに合成回路３１により合成されて復調器３２から下り回路復調信号として出力される。この復調器３２は以下に述べる手段により上り回路受信機で得られたＲＤ制御信号を無線多相器６へ転送する。

すなわちまず上り並設回路の各ＲＤ制御信号を同相制御装置１９でまとめて、下り回路の送信機２２の送信局発振波をＲＭ変調し、これを下り回路の復調器３２のキャリア同期回路でＲＭ復調して同

本発明は、無線区間デジタル信号のフレーム構成に生じるこの１秒程度の空ビットを送信ＲＤ制御信号等のアナログ制御信号では伝送できない制御信号の伝送に供しようとするものである。

第２図は本発明実施例制御回路の構成図である。第２図において、各符号は第１図の各符号にそれぞれ対応する。

本実施例の特徴ある構成は、前記図解制御装置１９から送出されるＲＤ制御信号を送信信号伝送フレームの所定の空ビットに書き込み時分割多重する時分割多重化回路３５が変調器２１の入力に接続され、かつこの時分割多重されたＲＤ制御信号を取出し、このＲＤ制御信号を前記図解制御装置３４に送出する時分割多重化回路３７が復調器３２の出力に接続されることにある。

このような構成で送信側では時分割多重化回路３５により入力データ列の所定の空ビットに同相制御装置１９でまとめた並設回路の各ＲＤ制御信号が書き込まれ時分割多重される。また、受信側の時分割多重化回路３７は所定の空ビットに書き込まれ

特開明58- 77348 (3)

た8 D 制御信号を授出し図3制御装置34で各並設回路の制御信号を分離し取出して無限帯相移6を制御する。

以上述べたように、本発明によれば高密度ディジタル方式の回路構成上必要を機軸に簡単な時分割多重帯通回路および既出回路を追加するだけで、中容量で高速の送受信8 D 制御回路を構成することが出来る優れた効果がある。さらに送受信8 D 制御回路に限らず本来の回路に付加的な制御回路にも適用することも可能である。

4. 図面の簡単な説明

第1図は従来例制御回路の構成図。

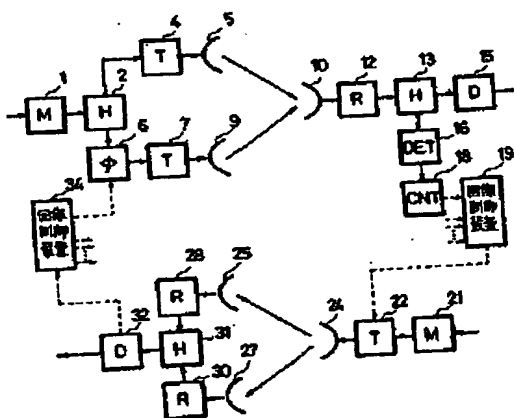
第2図は本発明実施例制御回路の構成図。

1、21…変調器、2、13…2分岐回路、4、7、22…送信機、6…無限帯相移器、5、9、24…送信アンテナ、10、25、27…受信アンテナ、12、29、30…受信機、15、32…復調器、16…検出回路、18…8 D 制御回路、19、34…図像制御装置、31…合成回路、35…時分割多重帯通回路、37…時分割多

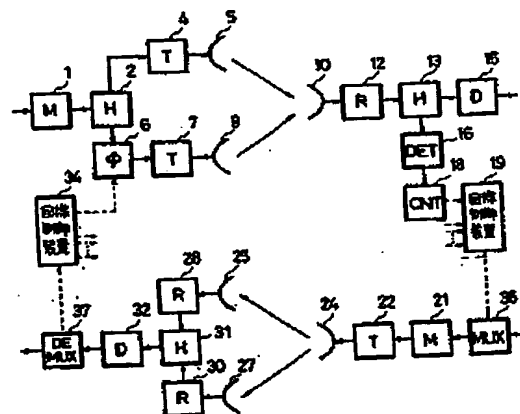
重送出回路。

特許出願人
代理人

日本電気株式会社
弁護士 井出 啓 孝



第1図



第2図